

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06204399 A**

(43) Date of publication of application: **22 . 07 . 94**

(51) Int. Cl

H01L 25/065

H01L 25/07

H01L 25/18

H01L 23/52

(21) Application number: **05221457**

(22) Date of filing: **06 . 09 . 93**

(30) Priority: **19 . 10 . 92 US 92 963346**

(71) Applicant: **INTERNATL BUSINESS MACH
CORP <IBM>**

(72) Inventor:
**BEAMAN BRIAN S
DOANY FUAD E
FOGEL KEITH E
HEDRICK JR JAMES L
LAURO PAUL A
NORCOTT MAURICE H
RITSKO JOHN J
SHI LEATHEN
SHIH DA-YUAN
WALKER GEORGE F**

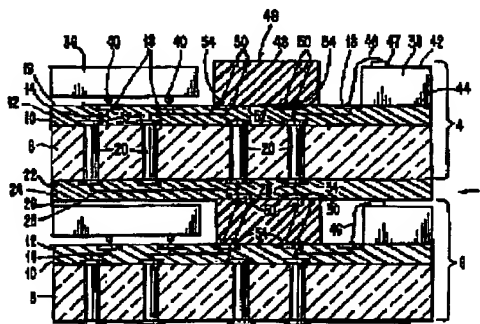
(54) **THREE-DIMENSIONAL ELECTRONIC DEVICE
PACKAGE STRUCTURE AND MANUFACTURE
THEREOF**

(57) Abstract:

PURPOSE: To provide a three-dimensional structure used for packaging an electronic device such as a semiconductor chip which transmits electric signals both in a horizontal and a vertical direction and manufacture thereof.

CONSTITUTION: This three-dimensional structure is composed of assemblies 4 and 6. The assemblies 4 and 6 comprise a board where electronic devices are arranged on its one surface respectively. The assemblies are arranged as stacked up. An electric interconnecting means 49 which is formed of elastomer and electrically connects the adjacent assemblies together is provided between the adjacent assemblies.

COPYRIGHT: (C)1994,JPO



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-204399

(43)公開日 平成6年(1994)7月22日

(51)Int.Cl.⁵

H 0 1 L 25/065
25/07
25/18

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 25/ 08

Z

23/ 52

C

審査請求 有 請求項の数 8 (全 13 頁) 最終頁に続く

(21)出願番号 特願平5-221457

(22)出願日 平成5年(1993)9月6日

(31)優先権主張番号 9 6 3 3 4 6

(32)優先日 1992年10月19日

(33)優先権主張国 米国 (U S)

(71)出願人 390009531

インターナショナル・ビジネス・マシー
ズ・コーポレーション

INTERNATIONAL BUSIN
ESS MASCHINES CORPO
RATION

アメリカ合衆国10504、ニューヨーク州
アーモンク (番地なし)

(72)発明者 ブライアン・サミュエル・ペーマン

アメリカ合衆国12538、ニューヨーク州ハ
イド・パーク、スタウテンバーグ・ドライ
ブ 3

(74)代理人 弁理士 合田 潔 (外3名)

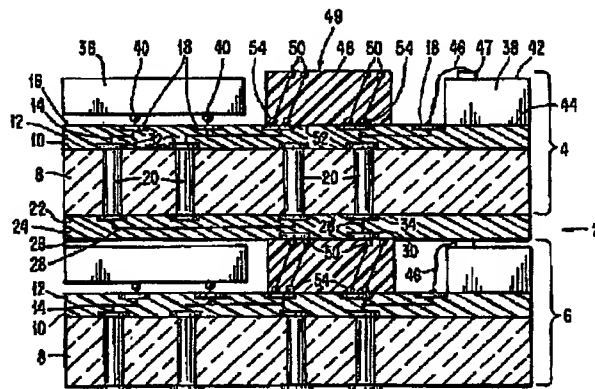
最終頁に続く

(54)【発明の名称】 3次元電子デバイス・パッケージ構造及びその製造方法

(57)【要約】

【目的】 電気信号を水平方向にも垂直方向にも伝搬する、半導体チップなどの電子デバイスをパッケージングするための3次元構造及びその製造方法を提供すること。

【構成】 この構造は複数のアセンブリ4、6から形成される。各アセンブリは、少なくとも一方の表面上に複数の電子デバイス36、38が配置される基板を含む。各アセンブリは隣接するアセンブリと積み重ねられて配置される。隣接アセンブリ間には、エラストマからなり、各アセンブリを電氣的に相互接続する電氣的相互接続手段49が設けられる。



【特許請求の範囲】

【請求項1】複数のアセンブリと電気的相互接続手段とを含む3次元電子パッケージ構造であって、各上記アセンブリが反対の第1及び第2の表面と、上記第1及び上記第2の表面の少なくとも一方上に配置される複数の電子デバイスとを有し、ある上記アセンブリの上記第1及び上記第2の表面の一方が、他の上記アセンブリの上記第1及び上記第2の表面の一方に隣接するように、各上記アセンブリを別の上記アセンブリに隣接して配置し、上記電気的相互接続手段が、反対の第1及び第2の表面を有する絶縁材料と、上記電気的相互接続手段の上記第1表面から第2表面に伸びる複数の電気導体とを含み、上記隣接するアセンブリ間に上記電気的相互接続手段を配置し、その間の電気的相互接続を提供する、3次元電子デバイス・パッケージ構造。

【請求項2】上記電気的相互接続手段の上記絶縁層がエラストマ材料から形成される、請求項1記載の構造。

【請求項3】上記電気的相互接続手段が、上記電気的相互接続手段の上記第1及び上記第2の表面に複数の電気コンタクト・ロケーションを有し、上記導体が上記複数の電気コンタクト・ロケーションと電気的に接続される、請求項1記載の構造。

【請求項4】上記複数の電気コンタクト・ロケーションが、上記隣接するアセンブリ上の複数の電気コンタクト・ロケーションと電気的に接続される、請求項3記載の構造。

【請求項5】第1及び第2のアセンブリと、電気的相互接続手段とを含む構造であって、上記第1アセンブリの第1表面が上記第2アセンブリの第2表面に隣接するように、上記第1アセンブリを上記第2アセンブリに隣接して配置し、各上記第1及び第2のアセンブリが、複数の電気コンタクト・ロケーションを有する反対の第1及び第2の表面を有し、且つ電気導体を含む基板と、上記第1の表面に配置される複数の電気デバイスとを含み、

上記電気的相互接続手段が、反対の第1及び第2の表面を有し、該第1表面から上記第2表面に伸びる複数のアパーチャを有するエラストマ材料層と、

上記層の上記第1表面から上記第2表面に伸びる複数の導体により電気的に相互接続される、上記層の上記第1表面及び上記第2表面の複数の電気コンタクト・ロケーションとを含み、

第1アセンブリの上記第1表面の上記電子デバイスが、上記電気的相互接続手段内の上記アパーチャ内に配置されるように、上記電気的相互接続手段を上記第1アセンブリの上記第1表面に配置し、

上記電気的相互接続手段の上記層の上記第2表面の上記

電気コンタクト・ロケーションが、上記第1アセンブリの上記基板の上記第1表面の電気コンタクト・ロケーションに電気的に相互接続され、上記電気的相互接続手段の上記層の上記第1表面の上記電気コンタクト・ロケーションが、上記第2アセンブリの上記基板の上記第2表面の電気コンタクト・ロケーションに電気的に相互接続される、構造。

【請求項6】各上記複数の電気導体が、上記電気的相互接続手段の上記第1及び上記第2の表面に拡大された端部を有する、請求項1記載の構造。

【請求項7】基板を提供する工程と、

各々が第1端部と第2端部を有する複数の細長の導体を提供する工程と、

各上記複数の導体の上記第1端部を、上記基板に接着する工程と、

上記複数の細長の導体の上記第2の端部を上記基板から突き出させる工程と、

上記基板をモールド内に配置する工程と、

上記モールドに液体材料を加える工程と、

内部に配置される上記複数の細長の導体を有する固体とすべく、上記液体を硬化させる工程と、

上記モールドから上記固体を取出す工程と、

上記固体から上記細長の導体を残して、上記基板を取除く工程と、

上記細長の導体の上記第1及び上記第2の端部を上記固体の表面に露出する工程と、

を含む方法。

【請求項8】上記基板が上記固体内のくぼみに嵌合される突起を有する、請求項7記載の方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は電子デバイスの相互接続のための3次元のパッケージング構造に関する。特に、本発明は、各々が複数の電子デバイスを有してアセンブリを形成する、複数の基板を有する構造に関する。複数のアセンブリが互いに重なり合って配置され、垂直方向の相互配線接続構造が近接するアセンブリ間に配置される。更に詳細には、垂直方向の相互配線接続構造が、エラストマ材料内に配置される複数の電気導体を含み、近接するアセンブリ間に圧縮される。

【0002】

【従来の技術】マイクロエレクトロニクス産業では、半導体チップなどの集積回路がパッケージング基板上に実装されて、モジュールを形成する。高性能コンピュータ・アプリケーションでは、これらのモジュールは複数の集積回路を含む。複数のモジュールは、プリント回路基板或いはカードなどの第2のレベルのパッケージ上に実装される。こうしたカードがフレーム内に挿入されて、コンピュータを形成する。

【0003】両面カードを除く従来のほとんど全ての相互接続パッケージにおいて、パッケージ上のあるチップからの信号は2次元配線網を伝達されて、パッケージのエッジに到達し、その後カードまたは基板を横断するか、或いはケーブルに沿って伝達されて、宛先の集積回路チップを含む次のパッケージに到達する。従って、信号は1つのモジュールからボード上の配線、或いはケーブル配線を伝わり、第2のモジュールに至り、第2のモジュールからそのモジュール内の宛先の集積回路チップに到達する。これは長いパッケージ時間遅延を生じ、2次元配線配列の配線要求を増大させる。

【0004】接近して配置されるチップ搭載面間の3次元配線が達成されれば、チップ間伝搬時間の改良、及び実チップ・パッケージ密度の増加が達成される。

【0005】米国特許出願第5099309号は、複数の積み重ねられたカードを含む3次元半導体チップ・パッケージング構造を示す。各カードは、その両面にチップを含むくぼみを有するように特有に製作される。カードの各面には電気導体が配置され、これらはワイヤにより接着されて、チップ上のロケーションに接触する。電気導体はカードを通じて各チップ領域間を横断し、カードの各面上のロケーションに接触する。これらのコンタクト・ロケーションは、その表面上に、樹状要素を有する。これらのカードは積み重ねられて、隣接するカードの隣接面上の樹状要素により覆われるコンタクト・ロケーションが、隣接カード間の電気的な相互接続を提供するように相互に網目化される。この構造はその接続のために、高精度な基板の平面性を要求する。

【0006】

【発明が解決しようとする課題】本発明の目的は、改良された3次元集積回路パッケージング構造を提供することである。

【0007】本発明の別の目的は、水平方向の電気的相互接続及び垂直方向の電気的相互接続の両方を有する、このようなパッケージング構造を提供することである。

【0008】更に本発明の目的は、複数のサブアセンブリに組立及び分解可能なこのような構造を提供することである。

【0009】更に本発明の目的は、高い熱消散能力を有するこのような構造を提供することである。

【0010】更に本発明の目的は、サブアセンブリ間の固定の電気的相互接続を要求しないこのような構造を提供することである。

【0011】更に本発明の目的は、従来のパッケージング基板を使用して製作可能なこうした構造を提供することである。

【0012】

【課題を解決するための手段】本発明は広い態様では、複数のアセンブリを有する構造に関する。各アセンブリは、反対の第1及び第2の表面を有する基板から形成さ

れる。各アセンブリ基板の第1及び第2の表面の少なくとも一方の上には、複数の電子デバイスが配置される。複数のアセンブリの各々は、互いに隣接して配置され、あるアセンブリの第1の表面が、隣接する他のアセンブリの第2の表面に隣接する。電気的相互接続手段が隣接するアセンブリの第1の表面と第2の表面との間に配置されて、隣接する表面上のコンタクト・ロケーション間の電気的な相互接続を提供する。この電気的な相互接続手段は、反対の第1及び第2の表面を有する絶縁材料、及び各表面上の複数の電気コンタクト・ロケーションから形成され、後者は電気的相互接続手段の第1の表面から第2の表面に伸びる複数の電気導体により、電気的に相互接続される。好ましくは、電気的相互接続手段の絶縁材料はエラストマである。隣接するアセンブリ間で電気的相互接続手段が圧縮されるように、アセンブリをプレスする手段を含んでもよい。

【0013】本発明のより特定の態様によれば、アセンブリ基板がセラミック、ガラス・セラミック、ポリマ、ガラス、金属、シリコン、ダイヤモンドなどの熱伝導性で高い熱消散能力を有する材料から形成される。

【0014】本発明の別の特定の態様によれば、基板が複数の絶縁層及び電気的導電層を有する。

【0015】本発明の更に別の特定の態様によれば、ヒート・シンク等の熱消散手段が構造内で生成される熱を消散する。

【0016】本発明の別の態様によれば、第1及び第2のアセンブリと、電気的相互接続手段とを含む構造であって、上記第1アセンブリの第1表面が上記第2アセンブリの第2表面に隣接するように、上記第1アセンブリを上記第2アセンブリに隣接して配置し、各上記第1及び第2のアセンブリが、複数の電気コンタクト・ロケーションを有する反対の第1及び第2の表面を有し、且つ電気導体を含む基板と、上記第1の表面に配置される複数の電気デバイスとを含み、上記電気的相互接続手段が、反対の第1及び第2の表面を有し、該第1表面から上記第2表面に伸びる複数のアパーチャを有するエラストマ材料層と、上記層の上記第1表面から上記第2表面に伸びる複数の導体により電気的に相互接続される、上記層の上記第1表面及び上記第2表面の複数の電気コンタクト・ロケーションとを含み、第1アセンブリの上記第1表面の上記電気デバイスが、上記電気的相互接続手段内の上記アパーチャ内に配置されるように、上記電気的相互接続手段を上記第1アセンブリの上記第1表面に配置し、上記電気的相互接続手段の上記層の上記第2表面の上記電気コンタクト・ロケーションが、上記第1アセンブリの上記基板の上記第1表面の電気コンタクト・ロケーションに電気的に相互接続され、上記電気的相互接続手段の上記層の上記第1表面の上記電気コンタクト・ロケーションが、上記第2アセンブリの上記基板の上記第2表面の電気コンタクト・ロケーションに電気的に

相互接続される構造を提供する。

【0017】電気的相互接続手段の複数の電気導体は、該手段の第1及び第2表面に拡大された端部を有し、一方は球状であり、他方は半球状であり突起を有する平坦面を有することが好ましい。

【0018】また、基板を提供する工程と、各々が第1端部と第2端部を有する複数の細長の導体を提供する工程と、各上記複数の導体の上記第1端部を、上記基板に接着する工程と、上記複数の細長の導体の上記第2の端部を上記基板から突き出させる工程と、上記基板をモールド内に配置する工程と、上記モールドに液体材料を加える工程と、内部に配置される上記複数の細長の導体を有する固体とすべく、上記液体を硬化させる工程と、上記モールドから上記固体を取出す工程と、上記固体から上記細長の導体を残して、上記基板を取除く工程と、上記細長の導体の上記第1及び第2の端部を上記固体の表面に露出する工程とを含む方法も提供する。上記基板は、固体内のくぼみに嵌合される突起を有してもよい。

【0019】

【実施例】図1は本発明による構造2を示し、2つのサブコンポーネント・アセンブリ4及び6を有する。構造2は任意の数のサブコンポーネント・アセンブリを有することが可能である。各サブコンポーネント・アセンブリは基板8から形成され、基板8はその上に多段配線構造12を有する表面10を有する。多段配線構造12は、例えば酸化物、ガラス、ポリマ、及びセラミックなどの絶縁材料から形成され、特にポリイミド・ポリマが最も好適である。多段配線構造12は、銅、アルミニウム、及び金などの電気導体14の少なくとも1つの層を含み、その表面16上には、複数のコンタクト・ロケーション18を有する。図1に示される基板8は、表面10から表面22に通じるパイア20を有するように示されている。表面22は、多段配線構造12と類似の多段配線構造24を有する。多段配線構造24の表面26は、少なくとも1つの電気的導体層28を含み、これは好適には銅であり、絶縁材料は好適にはポリイミドである。表面26は複数の電気コンタクト・ロケーション30を有し、これらは好適には銅であり、その表面が金により被覆される。電気コンタクト層18も、好適には、その上面が金により被覆される銅で形成される。

【0020】基板8は複数の電気導体またはガラス・セラミックを含んで共通に使用される多段パッケージング基板であり、好適には、合成ダイヤモンド、窒化アルミ・セラミック、シリコン、或いは電気的に絶縁コーティングを施した金属（銅など）などの高熱伝導材料で構成される。基板8は好適には電気的に導電性のスタッドもしくはパイア20またはスルー・ホールを有し、これらのサイド壁は一般に知られるように、銅、パラジウム、プラチナ、及び金などの電気導体によりめっきされる。

【0021】基板8の表面10上の多段構造12内の電

気導体は、コンタクト・ロケーション32に電気的に相互接続され、コンタクト・ロケーション32は基板8内のパイアまたはスタッド20に電気的に相互接続される。コンタクト・ロケーション32及び34は、好適には金で上面を覆われた銅により形成される。

【0022】集積回路チップなどの複数の電子デバイス36及び38が、多段配線構造12の表面16に実装される。

【0023】電子デバイス36はC4として知られるはんだマウンド40により、表面16上にフリップ・チップ構成に実装され、電子デバイス36をコンタクト・ロケーション18に電気的に相互接続する。

【0024】電子デバイス38は活性面42が上向きに、その非活性面44が多段構造12の表面16に接触するように実装される。これとは別に、基板8への熱接触を向上させるために、装置38の非活性面44が基板8の表面10に接触するように、装置8を直接実装することも可能である。これは多段構造12のあるセクションを除去することにより達成される。アルミニウム或いは金により通常形成される配線46は、コンタクト・ロケーション18と、電子デバイス38の表面42上のコンタクト・ロケーション47との間に接着される。配線46は周知のワイヤ・ボンディング技術、超音波ボンディング技術、レーザ・ボンディング技術などにより接着される。

【0025】電子デバイス36と38の間には、電気的相互接続手段49が配置され、これについては後述される。

【0026】電気的相互接続手段49は、コンタクト・ロケーション50を有する上面48と、コンタクト・ロケーション54を有する下面52とを有する。コンタクト・ロケーション54は、チップ36と38との間のコンタクト・ロケーション18に電気的に相互接続される。コンタクト・ロケーション50は、多段構造24の表面26上のコンタクト・ロケーション30に電気的に相互接続される。

【0027】図2は図1の構造の一部の斜視図を示し、各基板8の右前面領域が部分的にカットされて、パイア或いはスタッド20が表されている。表面16上には、コンタクト・ロケーション18及び電気導体60が表されており、後者はいくつかのコンタクト・ロケーション18に電気的に相互接続される。電気的相互接続手段49は複数の電気導体62及び64として、部分的に示されているに過ぎない。この電気的相互接続手段については、後に更に詳述される。

【0028】図3は図1のサブコンポーネント・アセンブリ4または6の1つの上面図を示し、複数のアパーチャ66を有する電気的相互接続手段49を示す。アパーチャ66は複数の電子デバイス68を受容するように適応され、これらは図1の多段配線構造12の表面16上

に配置される。図1、図2及び図3の共通番号は、同一のものを表す。

【0029】図4は、図1に表される構造と熱消散手段51及び53の斜視図を示す。図1、図2、図3及び図4で使用される共通番号は、同一のものを示す。熱消散手段51及び53は基板8と熱接触する。熱消散手段は好適にはアルミニウムで製作される。基板8は熱消散手段51及び53内の溝に保持されて、良好な熱接触、機械的支持を保証し、隣接するアセンブリ間の相互接続手段49を押しつけて、後述されるように、これらの間の電気的相互接続を提供する。熱消散手段51及び53は、支持フレーム（図示せず）に保持される。

【0030】図1の薄膜配線層12及び24は、好適には、少なくとも1対の配線平面(XY)と、電子デバイス36及び38にパワー及びグラウンドを提供する2つの基準面とを含む。電子デバイスがバイポーラ・チップの場合、好適には2つの追加のパワー面が存在する。配線の寸法及び基準面の厚みは、特定の応用例に依存し、ライン幅8ミクロン、厚み5ミクロン、ピッチ25ミクロンから、ライン幅25ミクロン、厚み25ミクロン、ピッチ75ミクロン以上まで変化する。薄膜配線層12及び24の絶縁層の厚みは、要求される伝送ライン・インピーダンスを提供するように調整される。これは典型的には4オーム乃至80オームの範囲である。

【0031】電気的相互接続手段49は、図1乃至図4に示されるチップ間の空間を占有するように形成される。図1の構造は、この構造の上部及び下部から圧縮され、隣接するアセンブリ間の電気的相互接続手段49を圧縮し、基板8上の電気的コンタクト・ロケーション30を電気的相互接続手段49上の電気的コンタクト・ロケーション50に押し当て、電気的相互接続手段49上の電気的コンタクト・ロケーション54を薄膜配線層12上の電気的コンタクト・ロケーション18に押し当てる。こうして、1つのチップからの信号が薄膜配線層内を経由し、電気的相互接続配線手段49を垂直方向に通過して、多層基板8内のある薄膜配線面に至り、最短パスに沿って全体構造2内のいずれかのチップに至る。例えば図3に示されるように、単一の面が、各々が1センチメートル平方の25個のチップを含む場合、電気的相互接続手段46は各チップ間で1センチメートルの空間を占有する。この設計のポイントは、基板8内のバイア及び電気的相互接続手段49における接続が、基板8上において20ミル(0.5mm)幅のパッド18を有する36ミル平方(0.0225mm²)のグリッド上で形成される点である。1つの面上において、およそ6694個の垂直方向の信号接続が可能である。グリッドは必要に応じて、およそ2のファクタで縮小され、26000個の垂直方向の接続が形成可能である。

【0032】要求されるチップが散在する多くの絶縁プレートから総合的な高性能パッケージを構成することが

できる。熱は高熱伝導性を有する基板8のエッジに伝導され、ここで熱は自然空冷式、水冷式或いはヒート・シンクなどの周知の適切な方法により放散される。

【0033】基板は好適には、市販のダイヤモンド（例えばNORTON社及びDiamonex社により製造される）から成る高熱伝導性の絶縁材料から構成され、レーザ・ドリルによりバイアが形成され、スルー・ホール接続用に金属化される。これはダイオード・レーザによるダイヤモンド加熱スプレッドなどの標準の処理を使用して実施される。ダイヤモンドの極めて高い熱伝導性(1500W/m⁰K)は、この構造における最適な材料を意味し、単位面当たり100ワット以上の冷却を可能とする。もちろん他の材料も可能である。より低コストの材料としては、市販されているAlNセラミックがあり、これは固体バイアと一緒に焼結される。或いはレーザ・ドリル加工されたホール、または化学的にエッチングされたスルー・バイアを含むシリコン・ウエハなどがある。薄膜配線層12及び24は、好適にはポリイミド絶縁層内に銅配線を含み、標準の順次的な薄膜プロセスにより、直接、基板8上に生成される。これについてはR. Tummala及びE. Rymaszewskiによる"Microelectronics Packaging Handbook" (Van Nostrand, Rienhold, NY, 1989, Chapter 9)で記載されており、本発明においても参照される。薄膜配線構造は、シリアル/パラレル薄膜配線処理により別々に生成され、基板8に結合される。これについては米国特許出願第695368号(1991年5月3日出願)に記載されており、本発明においても参照される。シリアル/パラレル処理において、薄膜配線構造は別々のキャリア上に形成され、好適には熱圧縮ボンディングにより、絶縁面に転送されてラミネートされる。電気的相互接続手段49は、好適にはエラストマ状のマトリクスに僅かな角度で保持される金ワイヤを含む。別の実施例では、大きな領域の位置整合接続子が機能する。エラストマ状のマトリクスを用いる電気的相互接続手段49は、低抵抗、低接触力、ワイピング、及び低インダクタンスなどの望ましい特性を有し、本出願においては特に有効である。電気的相互接続手段49は、およそ1mm厚で10%の許容差で生成される。

【0034】基板8は導電バイアを有するように生成される。上面及び下面のパッドは、上記Tummala等による9章に記載される金属マスクを通過する金属蒸着などの標準的な技術により付着される。電子デバイス36及び38は、それらがテストされてバーン・インされた後に、各薄膜配線層に結合される。電気的相互接続手段49は別々に生成されて、テストされる。最後に、電気的相互接続手段49がその上に配置され、且つ電子デバイスが実装された基板を有するアセンブリが積み重ねられ、位置整合させた後、相互接続を形成するために圧縮力が加えられる。この力は好適には、1接触当たり10グラム乃至50グラム、或いは全パッケージ当たり70

キログラム乃至300キログラムである。接続は分離可能である。

【0035】図5乃至図21は図1の電氣的相互接続手段49を製作する方法を示し、この電氣的相互接続手段の様々な実施例及び製作技術を示す。

【0036】図5は、図1の電氣的相互接続手段49に対応する電氣的相互接続手段80を示す。電氣的相互接続手段80は、サイド86からサイド88に伸びる複数の電氣導体84を有するエラストマ状の材料82から形成される。各導体84は、好適には、サイド86に一般には球状の端部90を有し、サイド88には平坦な球状の形状92を有する。導体84は好適には、金、金合金、或いは銅合金である。エラストマ材料82の材料特性と共に、ワイヤ84のサイズ、形状及び間隔は、特定の応用例に対して接続子を最適化するように変更される。

【0037】図6は、その間に電氣的相互接続手段80を挟む基板94及び96が、矢印98及び100により示される方向に互いに押される様子を示す。エラストマ82はスプリングとして機能し、拡大された端部接触面90及び92を、それぞれ基板94及び96上の結合コンタクト104及び106に対して押しつける。基板94の表面102はコンタクト・ロケーション104を有し、これは典型的には金属パッドである。基板96はコンタクト・ロケーション106を有し、これも典型的には金属パッドである。基板94が基板96の方向に押されると、端部90及び92はコンタクト表面に対して横方向に移動する。これは導体84がコンタクト表面に対して非直交的角度を保つからである。この横方向の移動はワイピング動作を生じ、それによりコンタクト・ロケーション104及び106の表面上の表面酸化物、及び拡大された端部90及び92の表面上の表面酸化物が破られる。ワイピング動作は、拡大された表面90及び92と、それぞれコンタクト・ロケーション104及び106との間の良好な電氣接触を形成する。

【0038】電氣的相互接続手段80の利点及び特徴は、電氣導体84及びエラストマ材料の均一な間隔を提供し、例えば単位コンタクト当たり単一のワイヤを使用して、0.008インチ(0.2mm)の最小ピッチを提供する。拡大されたボール形状のコンタクト90は、相互接続手段80の上面86から突き出しており、一方、平坦なコンタクト92は一般に相互接続手段80の下面88と同一平面である。なめらかでない、すなわち隆起されたコンタクト表面がコンタクト92の下面に形成され、基板96上の電氣的コンタクト・ロケーションとの接触面を改善する。エラストマ材料82内のワイヤ84は、小さなクラスタにグループ化され、各コンタクト・ロケーション104或いは106に対する冗長な接続を提供する。クラスタ化されたワイヤが使用される場合、図6の相互接続構造80内のワイヤ95は除去する

ことができる。

【0039】図7は、図1の電氣的相互接続手段49に対応する別の実施例110の断面図を示す。構造110はグループ114にクラスタ化される電氣導体112を有する。各グループ間には、溝116が存在する。エラストマ材料118は好適にはシリコン・エラストマであり、サイド122にはボール形状のコンタクト120を有し、サイド126には隆起した表面128を有する平坦なコンタクト124を有する。ワイヤの上部及び下部の形状は、最適化すべく変更可能である。構造110の位置整合溝は、Beamanによる米国特許第4998885号に示されるレーザ、電子ビーム或いは他のセンシング技術を使用して形成される。この特許は本発明においても参照される。

【0040】位置整合機構116はエラストマ材料内にモールドすることができ、構造110内の導体112と、図6に示される表面102及び105上のコンタクト・ロケーション104及び106との正確な位置整合を可能とする。位置整合機構は、隣接する基板上のコンタクトと間に挟まれる配線との正確な位置整合を改良するために好適である。モールドされた位置整合機構はまた、エラストマ材料内のコンタクト・グリッドの収縮及び歪みを制御するためにも使用される。エラストマ材料内に機械的または熱的に誘導されるストレスは、内在物を歪め、結合コンタクトとの位置整合問題を生じたりする。

【0041】図5、図7及び図8に示される電氣的相互接続手段、及び図1の電氣的相互接続手段49は、本明細書では“エラスティコン・インタポーザ”(ELASTICONterposer)とも称される。エラスティコン・インタポーザは、基板の下面から別の基板へ、信号及びパワー接続を提供するように設計される。エラスティコン・インタポーザは、導体の全配列または導体のクラスタ化配列を有するように製作される。導体(またはワイヤ)の全配列を使用するインタポーザ接続子は、典型的には、それが配置される基板上のコンタクト・ロケーションに対する接続子の位置整合を必要としない。ワイヤのクラスタを使用すれば、インタポーザの製作に必要なワイヤが全体的に減少する。これは接続子のコスト、及びコンタクトの全ての結合を保証するために必要な圧力を低減するために有用である。ワイヤのクラスタ化配列を使用するインタポーザ・コンタクトは、好適には残りの上記コンタクトとワイヤ・クラスタを位置整合する手段を有する。ワイヤの1組のクラスタを有するインタポーザは、インタポーザの製作中に必要なワイヤ数を最小化し、接続子アセンブリの許容差を改良する。エラストマ材料内にモールド成形されたり刻まれる溝または他の機構は、基板上の類似の機構にインタポーザ接続子を自己整合するために使用され、インタポーザ接続子は、図8に示されるように、この類似の機構間に配置される。図8は基

板121上に配置されるインタポーザ119を示す。インタポーザ119は溝123を有し、この溝は基板121上の突起125と嵌合する。それにより基板のパッド127が、インタポーザのコンタクト・ロケーション129に位置整合される。これらの位置整合機構は、円形ポスト、矩形状隆起、或いは隆起グリッド・パターンなどの種々の単純な幾何学的形状を使用して設計される。図10は、図1の電氣的相互接続手段49として有用なエラストICON・インタポーザの斜視図を示す。図10のエラストICON・インタポーザ134は、複数の位置整合溝136及びクラスタ化コンタクトを含む領域138を有し、各領域は溝140により囲まれる。

【0042】図9は図10のインタポーザ134上の溝に嵌合されて、基板のコンタクト・ロケーションをインタポーザのコンタクト・ロケーションに位置整合する位置整合フレーム142を示す。例えば、位置整合フレーム142のバー144は、図10の構造134の溝146に嵌合し、フレーム142のバー148は図10の構造134の溝150に嵌合する。フレームはコンタクト・ロケーションを有する基板上に配置され、このロケーションに対してインタポーザのコンタクト・ロケーションが位置整合される。

【0043】図1の構造を製作するために、全体的な位置整合手段が要望される。モジュールの各分離可能要素は、好適にはモジュール内の他の要素に対する位置整合手段を有する。インタポーザに対応して使用されたものと類似の別の位置整合フレームを、各基板に対して結合することも可能である。

【0044】図11乃至図19は本明細書で述べられるエラストICON・インタポーザの製作方法を示す。

【0045】製作プロセスは擬制基板160から開始される。銅並びにモリブデン、アンバーの1以上の積層物、これらとポリマーとの合成材等を用いる。好適には銅、銅／アンバー／銅或いは銅／モリブデン／銅である。銅以外の材料も使用可能であり、例えばアルミニウム、ハード・プラスチックまたは鋼などが含まれる。基板160は突起162を有するように製作され、これは図7のエラストICON・インタポーザ内の溝116を提供する。突起162は様々な製作技術を用いて形成され、例えば表面164の機械加工、すなわち表面164のスタンピングなどが含まれる。突起を有する基板が形成されると、次に上面164がスパッタされるか、軟金またはNi/Auでめっきされて、熱音波ボール・ボンディングに適切な表面が提供される。他のボンディング技術も使用可能であり、例えば、熱圧縮ボンディング、超音波ボンディング、レーザ・ボンディングなどが含まれる。一般に使用される自動ワイヤ・ボンダは、図11に示されるように、金、金合金、銅、銅合金、アルミニウム、ニッケル、パラジウム、コバルト、クロム、銀、白金及びこれらの合金などのワイヤ166を、基板表面

164にボール・ボンダするように変更される。ワイヤは好適には、直径0.001インチ(0.025mm)乃至0.005インチ(0.125mm)を有する。Au以外の金属が使用される場合、Au、Cr、Co、Ni或いはPdなどの薄い不活性化金属が、電気めっき、無電解めっき、スパッタリング、電子ビーム蒸着、または他の周知のコーティング技術により、ワイヤに被覆される。図11の構造168はボール・ボンディング・ヘッドであり、ワイヤ170は従来のワイヤ・ボンディング装置などのワイヤ貯蔵器から供給される。図11は、ロケーション169における、基板160の表面164に接触するボール・ボンダ・ヘッド168を示す。

【0046】図12は表面164から矢印171方向に引き離されるボール・ボンディング・ヘッド168を示し、ワイヤ170は基板164上に配置されるワイヤ166を残して引き延ばされる。実施例では、ボンダ・ヘッド168は静止しており、基板160が矢印161で示される方向に移動される。ボンダ・ワイヤは好適には垂直方向に対して5°乃至60°の角度で維持され、図13に示されるようにナイフ・エッジ172により機械的に切断される。ナイフ・エッジ172が動作し、ワイヤ170が押しつけられ、ボンダ・ヘッド168が持ち上げられる。ワイヤ170が切断される時、基板160の表面164上には、フライング・リード(flying lead)166が残され、これはその一端が表面164に接着され、もう一端は表面から外側に隔てて突き出た状態となる。ワイヤの端部を溶かすために、レーザまたは電気放電を使用して、ボールがワイヤ166の端部に形成されるが、これは表面164には接着されない。この技術は周知である。後述されるスプリット・ビーム・レーザ分散システムが、レーザ・エネルギーを単一のワイヤに局所化して、ボールを形成するために使用される。これにより、近接するワイヤにより吸収されて、ワイヤの変形を招くレーザ・エネルギーが最小化される。ボールはワイヤのもう一方の端部には必要ない。この変形ワイヤ・ボンディング処理は、基板上に角度付きワイヤの高密度配列を形成するために繰返される。

【0047】図14はワイヤ170が切断されて、ワイヤ166が基板160の表面164上に残される様子を示す。ワイヤ・ボンダ・ヘッド168は、矢印174により示されるように、上方に向けて引かれる。ワイヤ・ボンダ・ヘッド168は、ワイヤを切断するための刃に対してワイヤが張られるように、ワイヤ170を掴みまた解放する機構を有する。

【0048】図15はワイヤが切断された後に、ボンダ・ヘッドが"ホーム"ポジションに持ち上げられた状態を示す。電子フレーム・オフ・ユニット(Hughes Wire Bonder, Modec III-2640の一部)の電極が、ボンダ・ヘッドの下方に配置され、電極からの電気放電がワイヤの毛状の先端部分を溶かし、ボールを形成するために使用さ

れる。

【0049】ワイヤ・ボンディング処理が完了後、基板160は図16に示されるキャストリング・モールド190内に配置される。制御された容積の液体エラストマ192がキャストリング・モールド内に供給され、図17に示すように、(表面のレベルに達するまでワイヤ間を流れて)留まり、硬化される。エラストマが硬化すると、図18の矢印194により示すように、モールドから基板が取出される。硬化したエラストマが、参照番号196で示される。モールド190内の開口161は、モールドから基板を取出すためのツール機構である。構造198はモールド190から取出され、銅基板160を溶解するために、図19に示される硫酸及び硝酸バス200内に置かれる。硫酸及び硝酸の超音波洗浄は基板のエッチングを促進し、銅基板の表面上の金めっきをエラストマ材料196の表面202から剥離し、ボール・ボンド204の表面を露出させる。

【0050】これとは別な例では、基板が剥離可能な銅から成り、固体基板に限界の粘着力で銅の薄膜を付着する。製作が完了すると、残りの薄膜銅をエッチングにより瞬時に除去する以前に、接続子を擬制基板から剥離する。

【0051】この応用例において、高い許容差、高い熱安定性を有するシロキサン (siloxane) エラストマ材料が好適である。高温シロキサン材料をキャストすなわち注入し、他のエラストマ材料と同様に硬化する。収縮を最小化するために、エラストマを好適には低い温度 ($T \leq 60^\circ\text{C}$) で硬化し、その後、高温 ($T \geq 80^\circ\text{C}$) にて完全に硬化する。更に収縮を制御するために、周辺にホールが予めドリル加工されるプラスチック・フレーム内に接続子をキャストする。エラストマがこのフレーム内に注がれると、エラストマのフレームへの物理的ロックが発生し、これによりエラストマ及び接続子の両方をフレームに保持し、収縮を最小化する。許容差を改良し、エラストマ材料の絶縁定数を減らすために、泡剤が10%乃至60%の範囲の比率で、市販のエラストマ材料内に混合される。泡はまた個別の層としても使用される。

【0052】ECCOSIL及びSYLGARDなどの市販される数多くのエラストマの中で、ポリジメチルシロキサンを基本とするゴムの使用は、材料要求、並びに処理要求の両方を最も満足する。しかしながら、こうしたエラストマの熱安定性は、 200°C 以下の温度に制限され、 100°C 以上では著しいガス抜きが観測される。我々は、25wt%以上のジフェニルシロキサンの混合により、熱安定性が著しく改良されることを見出した(図1)。更に熱安定性の改良は、樹脂(オリゴマ)の分子量を増加させることにより、または架橋接合を最小化することにより説明される。エラストマのガス抜きは、第1に樹脂合成において熱的な一時触媒を使用し、第2に低分子量の

副産物を除去するために樹脂を薄膜蒸留物にさらすことにより、 300°C 以下の温度において最小化される。我々の実験によれば、25wt%以上のジフェニルシロキサンが最適であり、要望される熱安定性と共に、ジフェニルシロキサンの混合に関連する粘度の増加を調整することが分かった。また、最大熱安定性に対応する樹脂の最適な平均分子量は、 18000 g/mol 乃至 35000 g/mol の間であった。より高い分子量では硬化が困難であり、一度充填されると処理を施すためには粘度が高すぎた。ネットワークの形成は、反応的なシリコン・オイル・キャリア内において、妨害的なプラチナ触媒を使用する、標準のヒドロシリル化重合により達成される。

【0053】図11において、ボンド・ヘッド168がワイヤ170を基板160の表面164に接着する時、図19において204で示される平坦な面を有する球状の端部が形成される。図11に示される基板上の突起162は、図7に示される溝116などのような、エラストマ内の溝に嵌合される。これらの溝は位置整合機構を形成する。銅基板160を形成するために用いられる設計及び許容差は、好適には、図6に示される基板94及び96上の位置整合機構を製作するために使用される設計及び許容差に、注意深く適合される。これとは別に、実質的に平坦な基板においては、図9に示されるような位置整合フレームが、図6の94及び96などの基板の表面上に配置され、溝を有するエラストマ・インタポーザがこの位置整合フレーム上に配置されて、図9及び図10に関連して上述されたように、インタポーザの位置整合用の溝がフレーム・パターンに組合わされる。

【0054】図20を参照すると、各々の上にワイヤ・グループ212を有する複数の基板210が示されており、これらの基板は、上述された液体エラストマ216が内部に配置され硬化される共通のモールド214内に置かれる。硬化されたエラストマは、図21に示すように、これらの複数の基板を単一のインタポーザ218として結合させる。溝211は許容差要求または位置整合要求に応じて設けられる。これとは別に、いくつかの小さな接続子を同一基板上に単一のユニットとして製作し、エラストマの硬化後に分離し、そして基板をエッチングすることも可能である。

【0055】また、金めっき及びワイヤ・ボンディング前に銅の擬制基板の表面を粗化するかエンボス化して、ボール・ボンドの下面になめらかでない、すなわち隆起するコンタクト表面を提供する。図21の完了されたインタポーザ218は、更にレーザにより、図7に示すように、エラストマ材料内のボンド・ワイヤ間に、ボンド・ワイヤの角度に一致する角度でチャンネルを刻む様に変更される。十字形のチャンネルは、金ワイヤを囲む独立のエラストマの列(図10の138で示される)を生成する。これは個々のワイヤまたはワイヤのグループを独

立に圧縮することを可能とし、インタポーザは残りの表面内の僅かな変化を補償する。一方、インタポーザ全体を圧縮するために必要な総合圧力が低減される。パターン化接続子は、ワイヤ・ボンダを特定のパターンにプログラムし、エラストマをモールドすることにより、容易に製作される。これにより、周囲の他の電子コンポーネントまたは機械コンポーネントに対応するホール或いはオープン領域が、接続子内に提供される。

【0056】許容差を改良し、ワイヤの変形を低減するために、好適にはエラストマの両方の接続子表面のX方向及びY方向に、または円形幾何に従い、溝がモールド成形される。溝の幅及び深さは、100ミル(2.5mm)厚のインタポーザでは、好適にはそれぞれ5ミル(0.125mm)よりも広く、10ミル(0.25mm)よりも深い。溝は好適には、角度付けされたワイヤに平行にモールド化される。

【0057】溝は、レーザ、電子ビーム、金属マスク及びブレードを有するスライシングにより製作される。スタンピング、注入モールド成形、及び目的の幾何を生成するための他の周知の技術も使用できる。

【0058】ワイヤ端部のコンタクト・ボールは、スプリット・ビーム・レーザ構成を使用して形成される。各ワイヤの端部は融解され、2本のビームが交差するポイントのみボールが形成される。図22に表される設計は、好適にはアルゴン・イオン・レーザである光源300を含み、これは光ビーム302の源となり、光ビーム302はミラー306により光ビーム304として反射される。光ビーム304は光ビーム・エキスパンダ308を通過して、拡大された光ビーム310を形成する。拡大された光ビーム310はビーム・スプリッタ312に向けられ、これはビーム310をビーム314と316に分割する。ビーム316はミラー322で光ビーム324として反射される。一方、ビーム314はミラー318で光ビーム320として反射される。ビーム320は集束レンズ328を通過して、ビーム330を形成し、このビームはワイヤの端部に相当する加工品上のスポット332に焦点結合される。ビーム324は集束レンズ334を通過して、ビーム336を形成し、このビームも加工品上のスポット332に焦点結合される。加工品はx-yテーブル338上に配置される。ビームは目的のサイズのスポット332を獲得するために、焦点を合わせる前に拡大される。

【0059】図23は図7の被線で示される円230で囲まれる領域の拡大図を示す。要素124は導体112の端部における平坦なボール状メンバを示す。平坦なボール状メンバ124は、図11に関連して述べられたように、導体112が擬制銅層にワイヤボンダされた時に形成されたものである。擬制銅層は、ワイヤ112が接着される表面領域内のピット配列により製作される。これらのピットは、例えば、半球形状、矩形形状、ピラミ

ッド形状、或いはその他の形状を有する。こうしたピット配列が使用され、ワイヤがピット領域に接着されると、図23の128などの突起が、平坦なボールの表面232に形成される。この突起は、平坦なボール124により形成されるコンタクトに対して突き出し領域を提供し、平坦なボールが電氣的に接続されるコンタクト・ロケーションの表面上をワイブする。

【0060】

【発明の効果】以上説明したように、本発明によれば改良された3次元集積回路パッケージング構造を提供することができる。

【図面の簡単な説明】

【図1】本発明による3次元電子デバイス・パッケージング構造を示す図である。

【図2】図1の構造の部分的斜視図を示す。

【図3】図1の構造の電氣的相互接続手段の上面図を表す図である。

【図4】熱消散手段を含む図1の構造の斜視図である。

【図5】図1の構造の電氣的相互接続手段の一部の断面図である。

【図6】2つの近接する基板間に配置されて圧縮される図5の構造を示す図である。

【図7】2つの反対表面上に溝を有する図5の構造の別の実施例を示す図である。

【図8】基板及びインタポーザ(interposer)のコンタクト・ロケーションを位置整合するために、基板上の突起と嵌合されるインタポーザ上の溝を示す図である。

【図9】図10の構造で示されるような位置整合用の溝と嵌合される位置整合用フレームを示す図である。

【図10】図9のフレームと嵌合される溝を有する相互接続構造を示す図である。

【図11】図5などの電氣的相互接続手段を形成するプロセスを示す図である。

【図12】図5などの電氣的相互接続手段を形成するプロセスを示す図である。

【図13】図5などの電氣的相互接続手段を形成するプロセスを示す図である。

【図14】図5などの電氣的相互接続手段を形成するプロセスを示す図である。

【図15】図5などの電氣的相互接続手段を形成するプロセスを示す図である。

【図16】図5などの電氣的相互接続手段を形成するプロセスを示す図である。

【図17】図5などの電氣的相互接続手段を形成するプロセスを示す図である。

【図18】図5などの電氣的相互接続手段を形成するプロセスを示す図である。

【図19】図5などの電氣的相互接続手段を形成するプロセスを示す図である。

【図20】電氣的相互接続手段を製作する別の実施例の

工程を示す図である。

【図21】電気的相互接続手段を製作する別の実施例の工程を示す図である。

【図22】図15の配線導体の端部にボールを形成する光学システムを示す図である。

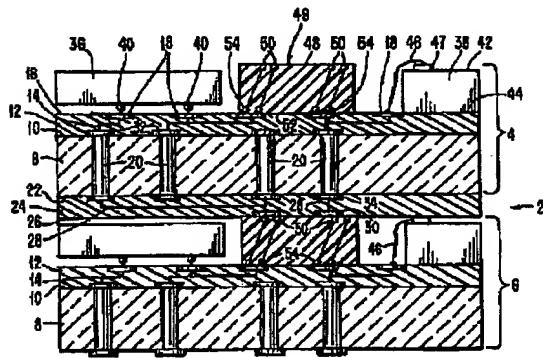
【図23】図7において破線で示される円230により囲まれる領域の拡大図である。

【符号の説明】

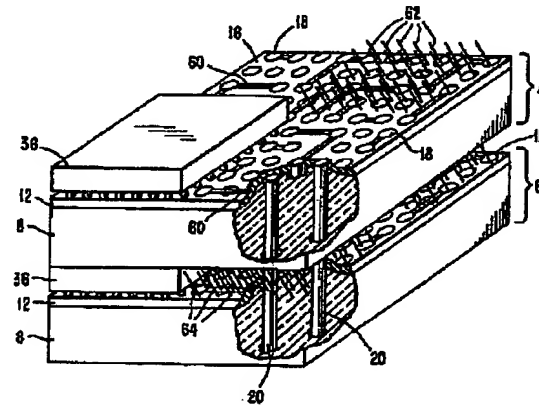
- 4、6 サブコンポーネント・アセンブリ
- 12、24 多段配線構造
- 30 電気コンタクト・ロケーション
- 36、38 電子デバイス
- 42 活性面
- 44 非活性面
- 46 配線

- 49、80 電気的相互接続手段
- 162 突起
- 168 ボール・ボンド・ヘッド
- 172 ナイフ・エッジ
- 190 キャスティング・モールド
- 192 液体エラストマ
- 212 ワイヤ・グループ
- 214 モールド
- 218 インタポーザ
- 10 300 光源
- 302 光ビーム
- 308 光ビーム・エキスパンダ
- 312 ビーム・スプリッタ
- 328、334 集束レンズ

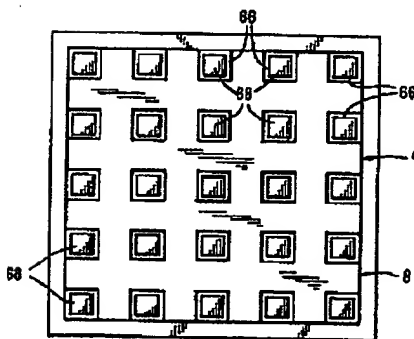
【図1】



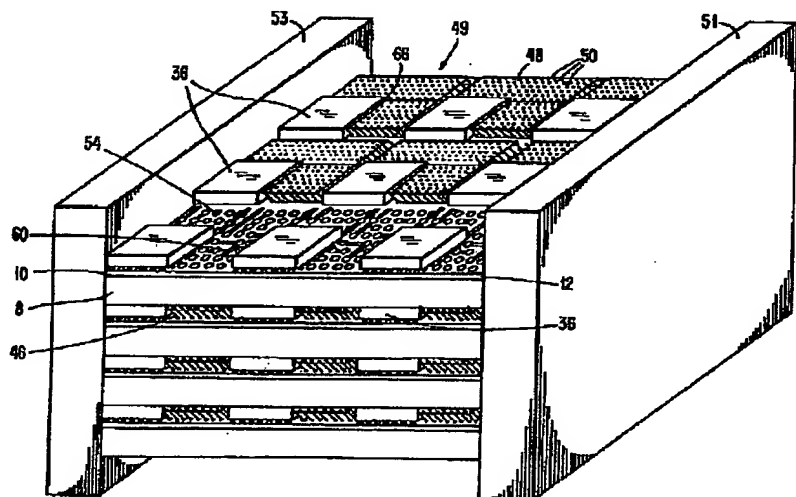
【図2】



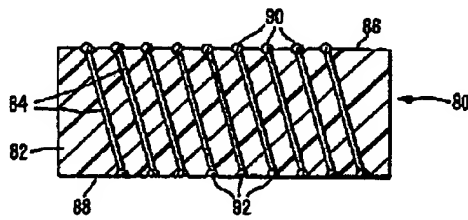
【図3】



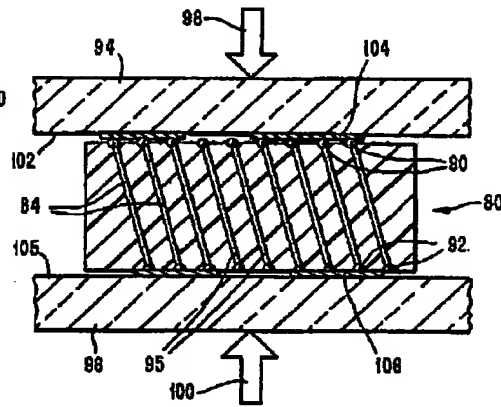
【図4】



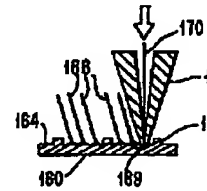
【図5】



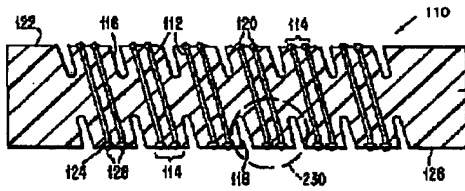
【図6】



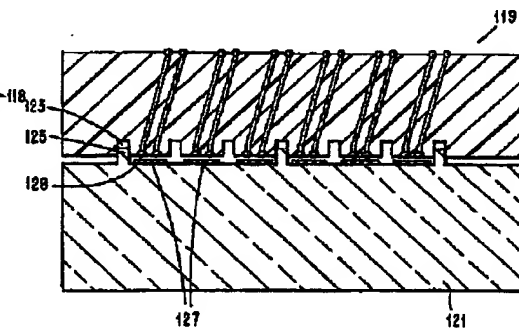
【図11】



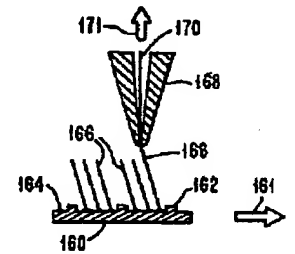
【図7】



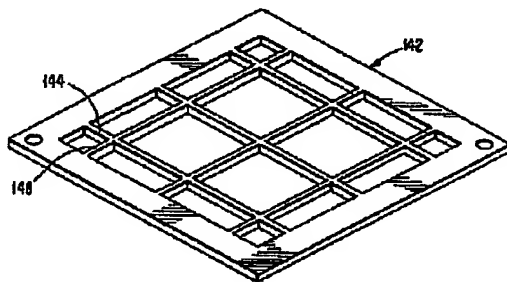
【図8】



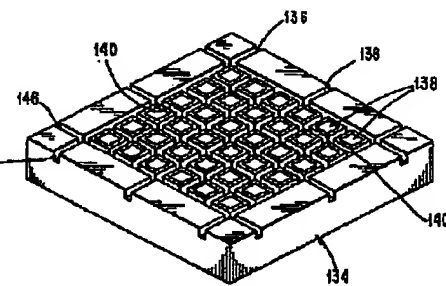
【図12】



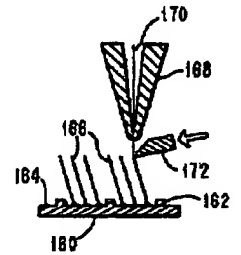
【図9】



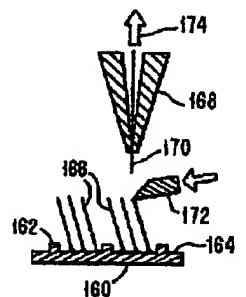
【図10】



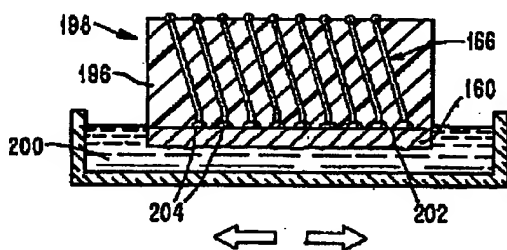
【図13】



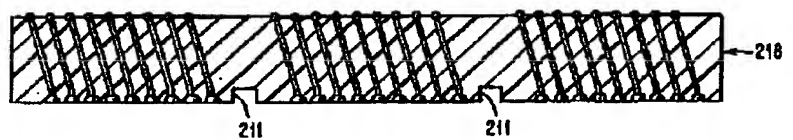
【図14】



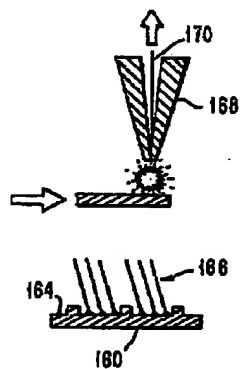
【図19】



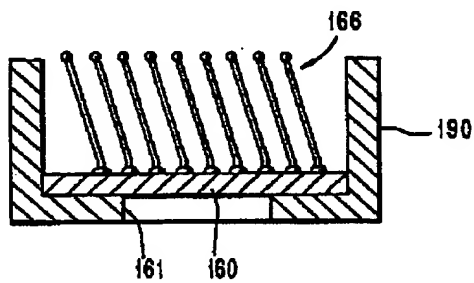
【図21】



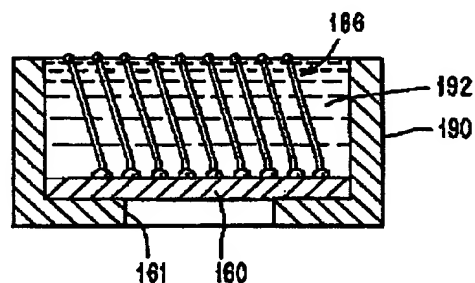
【図15】



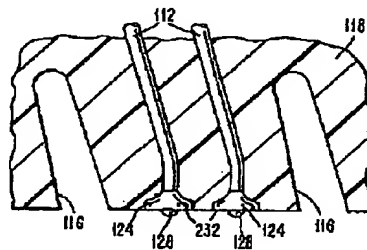
【図16】



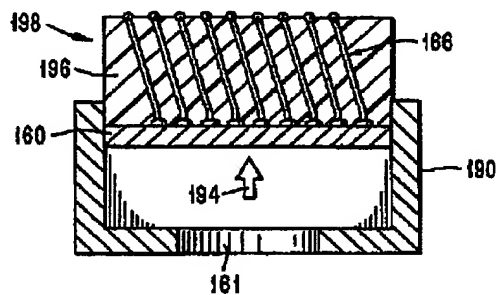
【図17】



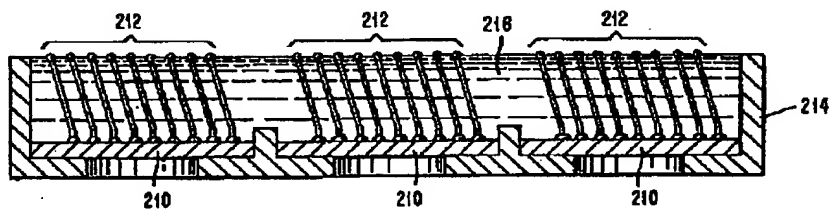
【図23】



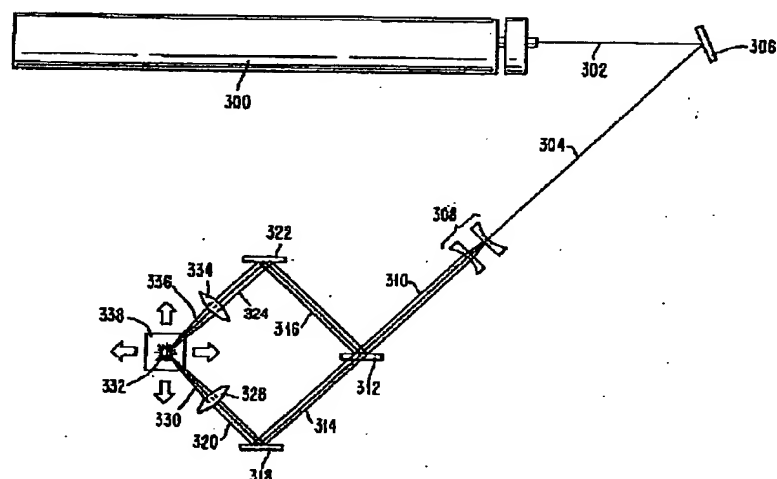
【図18】



【図20】



【図22】



フロントページの続き

(51)Int.Cl.⁵
H01L 23/52

識別記号 庁内整理番号

F I

技術表示箇所

- (72)発明者 ファッド・エリアス・ドウニー
アメリカ合衆国10536、ニューヨーク州カ
トナ、シダー・ロード 125
- (72)発明者 キース・エドワード・フォゲル
アメリカ合衆国10954、ニューヨーク州バ
ードニア、ブロードリン・コート 5
- (72)発明者 ジェームス・ラプトン・ヘドリック、ジュ
ニア
アメリカ合衆国94611、カリフォルニア州
オークランド、チェルトン・ドライブ
6799
- (72)発明者 ポール・アルフレッド・ラウロ
アメリカ合衆国10954、ニューヨーク州ナ
ヌエット、アパートメント 4、セントラ
ル・ドライブ 8

- (72)発明者 モーリス・ヒースコート・ノアコット
アメリカ合衆国10989、ニューヨーク州バ
レー・コテージ、シエラ・ビスト・レーン
429
- (72)発明者 ジョン・ジェームズ・リスコ
アメリカ合衆国10549、ニューヨーク州マ
ウント・キソコ、ハイ・リッジ・ロード
70
- (72)発明者 リーザン・シェイ
アメリカ合衆国10598、ニューヨーク州ヨ
ークタウン・ハイツ、オスロ・ドライブ
45
- (72)発明者 ダーユアン・シェイ
アメリカ合衆国12603、ニューヨーク州ボ
キプシ、バーバレン・ドライブ 16
- (72)発明者 ジョージ・エフ・ウォルカー
アメリカ合衆国10028、ニューヨーク州ニ
ューヨーク、アパートメント ナンバー11
ケイ、ヨーク・アベニュー 1540